

09555625

1765  
PCT/JP99/06877

TP 99/6877  
4

日本特許庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

08.12.99

REC'D 04 FEB 2000

別紙添付の書類に記載されている事項は下記の出願書類に記載されて  
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日

Date of Application:

1998年12月14日

出願番号

Application Number:

平成10年特許願第375320号

出願人

Applicant(s):

株式会社フロンティック

RECEIVED

104-9 2000

TC-1700 MAIL ROOM

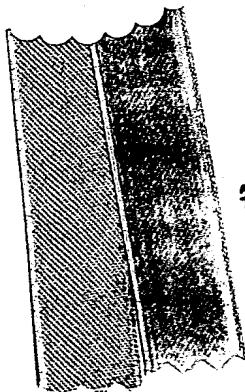
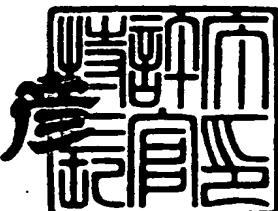
**PRIORITY  
DOCUMENT**

SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH RULE 17.1(a) OR (b)

2000年 1月21日

特許庁長官  
Commissioner,  
Patent Office

近藤 隆



出証番号 出証特平11-3094722

【書類名】 特許願  
【整理番号】 J75541A1  
【提出日】 平成10年12月14日  
【あて先】 特許庁長官 殿  
【国際特許分類】 H01L 21/205  
【発明の名称】 配線とこれを用いた薄膜トランジスタ基板およびその製造方法と液晶表示装置  
【請求項の数】 8  
【発明者】  
【住所又は居所】 宮城県仙台市泉区明通三丁目31番地 株式会社フロンティック内  
【氏名】 佐々木 真  
【発明者】  
【住所又は居所】 宮城県仙台市泉区明通三丁目31番地 株式会社フロンティック内  
【氏名】 蔡 基成  
【特許出願人】  
【識別番号】 395003523  
【氏名又は名称】 株式会社フロンティック  
【代理人】  
【識別番号】 100064908  
【弁理士】  
【氏名又は名称】 志賀 正武  
【選任した代理人】  
【識別番号】 100108578  
【弁理士】  
【氏名又は名称】 高橋 詔男  
【選任した代理人】  
【識別番号】 100089037

【弁理士】

【氏名又は名称】 渡邊 隆

【選任した代理人】

【識別番号】 100101465

【弁理士】

【氏名又は名称】 青山 正和

【選任した代理人】

【識別番号】 100094400

【弁理士】

【氏名又は名称】 鈴木 三義

【選任した代理人】

【識別番号】 100106493

【弁理士】

【氏名又は名称】 松富 豊

【選任した代理人】

【識別番号】 100107836

【弁理士】

【氏名又は名称】 西 和哉

【選任した代理人】

【識別番号】 100108394

【弁理士】

【氏名又は名称】 今村 健一

【選任した代理人】

【識別番号】 100108453

【弁理士】

【氏名又は名称】 村山 靖彦

【選任した代理人】

【識別番号】 100100077

【弁理士】

【氏名又は名称】 大場 充

【手数料の表示】

【予納台帳番号】 008707

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9722334

【書類名】 明細書

【発明の名称】 配線とこれを用いた薄膜トランジスタ基板およびその製造方法  
と液晶表示装置

【特許請求の範囲】

【請求項1】 銅層の周囲に、チタン原子数に対する酸素原子数の比が1対0乃至1対2である組成の被膜を有することを特徴とする配線。

【請求項2】 銅層の周囲に、モリブデン原子数に対する酸素原子数の比が1対0乃至1対3である組成の被膜を有することを特徴とする配線。

【請求項3】 銅層の周囲に、クロム原子数に対する酸素原子数の比が1対0乃至1対1.5である組成の被膜を有することを特徴とする配線。

【請求項4】 銅層の周囲に、タンタル原子数に対する酸素原子数の比が1対0乃至1対2.5である組成の被膜を有することを特徴とする配線。

【請求項5】 請求項1乃至4のいずれかに記載の配線を有することを特徴とする薄膜トランジスタ基板。

【請求項6】 銅からなるターゲットを使用した被処理基体に交流電力を印加可能な2周波励起型スパッタ装置を用いてチタン、モリブデン、クロム、タンタルのうちから選択されたいずれかの金属膜を形成した基体の前記金属膜上に非酸化雰囲気下で銅膜を成膜し、該銅膜を所望配線形状にパターニングし、ついで前記基体をアニール処理して前記パターニングした銅膜上にチタン、モリブデン、クロム、タンタルのうちから選択された金属の被膜を形成することを特徴とする薄膜トランジスタ基板の製造方法。

【請求項7】 前記被膜が酸素を含有することを特徴とする請求項6記載の薄膜トランジスタ基板の製造方法。

【請求項8】 対向配置された一対の基板の間に液晶が挟持され、前記一対の基板の一方が請求項5記載の薄膜トランジスタ基板であることを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、低抵抗の銅を電極や配線材料に用いた配線とこれを用いた薄膜トランジスタ（TFT）基板及びその製造方法と液晶表示装置に関する。

## 【0002】

## 【従来の技術】

一般に、液晶表示装置に備えられる基板としては、薄膜トランジスタ（TFT）基板が知られている。

図17と図18は、ゲート配線Gとソース配線Sなどの部分を基板86上に備えた一般的な薄膜トランジスタ基板の一構造例を示すものである。図17と図18に示す薄膜トランジスタ基板において、ガラスなどの透明の基板86上に、ゲート配線Gとソース配線Sとがマトリクス状に配線されている。また、ゲート配線Gとソース配線Sとで囲まれた領域が画素部81とされ、各画素部81には薄膜トランジスタ83が設けられている。

## 【0003】

薄膜トランジスタ83はエッチングストッパー型の一般的な構成のものであり、ゲート配線Gとこのゲート配線Gから引き出して設けたA1又はA1合金などの導電材料からなるゲート電極88上に、ゲート絶縁膜89を設け、このゲート絶縁膜89上にアモルファスシリコン（a-Si）からなる半導体能動膜90をゲート電極88に対向させて設け、更にこの半導体能動膜90上にA1又はA1合金などの導電材料からなるドレイン電極91とソース電極92とを相互に対向させて設けて構成されている。なお、半導体能動膜90の両側の上部側にはリンなどのドナーとなる不純物を高濃度にドープしたアモルファスシリコンなどのオーミックコンタクト膜90a、90aが形成され、それらの上にドレイン電極91とソース電極92とで挟まれた状態でエッチングストッパー93が形成されている。また、ドレイン電極91の上からドレイン電極91の側方側にかけてインジウム酸化錫（以下、ITOと略記する。）からなる透明画素電極95が接続されている。

## 【0004】

そして、ゲート絶縁膜89と透明画素電極95とドレイン電極91とソース電極92などの上を覆ってこれらの上にパッシベーション膜96が設けられている

。このパッシベーション膜96上には図示略の配向膜が形成され、この配向膜上方に液晶が設けられてアクティブマトリクス液晶表示装置が構成されていて、透明画素電極95によって液晶の分子に電界を印加すると液晶分子の配向制御ができるようになっている。

#### 【0005】

図17と図18に示した薄膜トランジスタ基板を製造する方法としては、アルミニウムまたはアルミニウム合金からなるターゲットを用い、該ターゲットに直流電力を印加する通常のスパッタ法などの薄膜形成手段によりガラス基板86上にA1又はA1合金層を形成後、フォトリソグラフィー法によりゲート形成位置以外の場所のA1又はA1合金層を除去してゲート電極88を形成した後、CVD法などの薄膜形成手段により $SiO_2$ や $SiN_x$ からなるゲート絶縁膜89、半導体能動膜90、エッチングストッパー93を形成し、ついでこれらの上に上述のスパッタ法、フォトリソグラフィー法によりオーミックコンタクト膜90a、ドレイン電極91及びソース電極92を形成し、ついで形成したドレイン電極91及びソース電極92をマスクして、オーミックコンタクト膜90aの一部を除去してオーミックコンタクト膜90aを分割した後、CVD法などによりパッシベーション膜96を形成することにより、薄膜トランジスタ基板が得られる。

#### 【0006】

ところで、近年、液晶表示装置の高速化等に伴い、ゲート電極、ゲート配線、ソース配線、ドレイン配線などの電極や配線の抵抗による信号伝達の遅延の問題が顕在化されており、このような問題を解決するために電極や配線を構成する材料としてA1またはA1合金より低抵抗の銅の使用が検討されている。この銅配線は、A1またはA1合金から配線を構成する場合と同様に通常のスパッタ法によりCu層を形成後、フォトリソグラフィー法により配線形成位置以外の場所のCu層を除去することにより形成できる。

#### 【0007】

##### 【発明が解決しようとする課題】

しかしながら図17と図18に示したような構造の薄膜トランジスタ基板が備えられた液晶表示装置において、ゲート電極88やゲート配線Gなどの電極や配

線材料（以下、配線材料と略記する。）として銅を用いると、銅が薬液に弱いため、後工程で他の層をエッティングする際に使用される酸化力のある酸系エッティング剤が銅膜にしみ込んで来たときにこの銅膜がエッティングされて損傷を受けることがあります、さらに損傷が進行すると下地膜としての基板86から剥離したり、断線不良が生じることがあるため、用いるエッティング剤が制限されてしまうという問題があった。

また、配線材料として銅を用いると、フォトリソグラフィー工程で使用されるレジスト剥離液が銅膜にしみ込んで来たときにこのレジスト剥離液により銅膜が腐食することがあった。

#### 【0008】

また、銅膜のエッティングメカニズムは、銅膜表面を酸化してエッティングを行うものであるが、エッティング前に空気中の水分や酸素により銅膜の表面にCuOやCuO<sub>2</sub>などの酸化層ができてしまうと、酸化力のないエッティング剤でもエッティングされて損傷を受け、さらには断線不良が生じるという問題があった。なお、銅は、AlやSiやCrより酸化されにくいものであるが、水分の存在によって酸化されて、腐食が生じ易い。そこで、表面にCuOやCuO<sub>2</sub>などの酸化層の発生を防止できるCu系配線材料として、Cu合金が考えられているが、Cu合金はCuに比べて配線比抵抗が大きくなってしまい、低抵抗の材料を用いる効果があまり期待できなくなってしまう。

また、ゲート電極88を銅膜から構成すると、Cuがゲート絶縁膜89に拡散し、絶縁耐圧不良が生じるという問題があり、さらに、基板86がガラス基板であると、ゲート電極88に基板86中のSiがゲート電極88に入り込み、ゲート電極88の抵抗が上昇してしまう。また、ドレイン電極91やソース電極92を銅膜から構成すると、各電極91, 92と半導体能動膜90との間で元素の相互拡散が生じ、半導体能動膜の特性が劣化してしまうという問題があった。

#### 【0009】

本発明は上記事情に鑑みてなされたもので、低抵抗の銅を配線材料として用いる場合に、水分や酸素に対する耐酸化性を向上でき、しかもエッティング剤やレジスト剥離液などに対する耐腐食性を向上でき、下地との密着性を向上でき、さら

に隣接膜との間での元素の相互拡散を防止できる配線とこれを用いた薄膜トランジスタ基板およびその製造方法と、そのような薄膜トランジスタ基板を備えた液晶表示装置を提供することを目的とする。

## 【0010】

## 【課題を解決するための手段】

本発明の配線は、上記課題を解決するために、銅層の周囲に、チタン原子数に対する酸素原子数の比が1対0乃至1対2である組成の被膜を有することを特徴とする。ここでの被膜の具体例としては、チタン被膜、酸化チタン被膜などが挙げられる。

また、本発明の配線は、上記課題を解決するために、銅層の周囲に、モリブデン原子数に対する酸素原子数の比が1対0乃至1対3である組成の被膜を有することを特徴とするものであってもよい。ここでの被膜の具体例としては、モリブデン被膜、酸化モリブデン被膜などが挙げられる。

また、本発明の配線は、上記課題を解決するために、銅層の周囲に、クロム原子数に対する酸素原子数の比が1対0乃至1対1.5である組成の被膜を有することを特徴とするものであってもよい。ここでの被膜の具体例としては、クロム被膜、酸化クロム被膜などが挙げられる。

さらにまた、本発明の配線は、上記課題を解決するために、銅層の周囲に、タンタル原子数に対する酸素原子数の比が1対0乃至1対2.5である組成の被膜を有することを特徴とするものであってもよい。ここでの被膜の具体例としては、タンタル被膜、酸化タンタル被膜などが挙げられる。

## 【0011】

上記の銅層の周囲に形成される上記被膜の厚みは、50～200オングストローム程度とすることが好ましい。上記被膜の厚みが50オングストローム未満であると、薄すぎて水分や酸素に対する耐酸化性ならびにエッチング剤やレジスト剥離液などに対する耐腐食性をあまり向上できず、また、隣接膜との間の元素の相互拡散が生じる場合がある。また、200オングストロームを超えて厚くしても目的とする効果が飽和する一方で成膜時間が増加し、また、配線比抵抗が上昇してしまう。

本発明の薄膜トランジスタ基板は、上記課題を解決するために、上記のいずれかの構成の本発明の配線を有することを特徴とする。

## 【0012】

本発明の配線にあっては、上述のような構成とすることにより、レジスト剥離液やエッティング液などの薬液や水分に強い保護層や隣接膜との間での元素の相互拡散を防止するバリヤー層としての被膜が銅層の周囲に形成されたこととなる。

このような配線が有する本発明の薄膜トランジスタ基板によれば、後工程で他の層をエッティングする際に使用される酸化力のある酸系エッティング剤が銅配線にまでしみ込んで来ても銅層の周囲に保護層として作用する上記被膜が形成されているので、配線がエッティング剤により損傷を受けにくく、配線が下地から剥離するのを防止できるうえ断線不良の発生を防止でき、また、用いるエッティング剤の自由度が大きい。

## 【0013】

また、フォトリソグラフィー工程で使用されるレジスト剥離液が配線にまでしみ込んで来ても本発明の配線は銅層の周囲に保護層として作用する上記被膜が形成されているので、レジスト剥離液による配線の腐食を防止できる。

また、本発明の配線は、銅層の周囲に上記被膜が形成されているので、エッティング前に水分の存在により配線の表面に酸化層が形成されことがなくなり、酸化力のないエッティング剤により損傷を受けにくく、断線不良の発生を防止できる。また、銅層の周囲にバリヤー層として作用する上記被膜が形成されているので、隣接膜から元素が拡散してきても上記被膜により配線への原子の拡散が阻害され、隣接膜からの元素の拡散に起因する配線抵抗の上昇を防止でき、また、上記被膜により銅層のCu原子が隣接膜に拡散するのを阻害されるので、銅層からのCu原子の拡散に起因する絶縁耐圧不良を防止できるうえ、半導体能動膜の特性の劣化を防止できる。

## 【0014】

また、本発明の配線は、ITOからなる画素電極と直接接触させても、配線材料としてアルミニウムを用いる場合のようにITO中の酸素が配線を酸化する事とがなく、ITOとのコンタクト抵抗が低い。

従って、本発明の薄膜トランジスタ基板によれば、低抵抗の銅を配線材料として用いる特性を損なうことなく、水分や酸素に対する耐酸化性を向上でき、しかもエッティング剤やレジスト剥離液などに対する耐性を向上できるので、下地膜との密着性を向上でき、断線不良や腐食を防止でき、また、用いるエッティング剤の自由度が大きいので、銅配線形成後の工程が制約されにくく、さらに、隣接膜との間での元素の相互拡散を防止できるので、絶縁耐圧が良好で半導体能動膜の特性が良好な薄膜トランジスタ基板を提供できる。

#### 【0015】

本発明の薄膜トランジスタ基板の製造方法は、上記課題を解決するために、銅からなるターゲットを使用した被処理基体に交流電力を印加可能な2周波励起型スパッタ装置を用いてチタン、モリブデン、クロム、タンタルのうちから選択されたいずれかの金属膜を形成した基体の前記金属膜上に非酸化雰囲気下で銅膜を成膜し、該銅膜を所望配線形状にパターニングし、ついで前記基体をアニール処理して前記パターニングした銅膜上にチタン、モリブデン、クロム、タンタルのうちから選択された金属の被膜を形成することを特徴とする。ここでアーニル条件は、400°C乃至1200°C程度で、30分間乃至1時間程度である。アーニル温度が400°C未満であると低温すぎて、配線形成用の銅膜中に金属膜中の元素を十分引き込むことができない。1200°Cを越えると、温度が高くなりすぎて、銅膜が融解し抵抗の低い銅配線が形成できない。

#### 【0016】

本発明の薄膜トランジスタ基板の製造方法によれば、上記のいずれかの構成の本発明の配線を有する薄膜トランジスタ基板を製造できる。それは、チタン、モリブデン、クロム、タンタルのうちから選択されたいずれかの金属膜を形成した基体の金属膜上に、銅からなるターゲットを使用した2周波励起型スパッタ装置を用いて非酸化雰囲気下で銅膜を成膜する成膜工程により、上記金属膜中の元素が銅膜中に引き込むことができる。この後、該銅膜を所望配線形状にパターニングするパターニング工程を行って銅層を形成し、ついで前記基体をアニール処理を行うと、上記銅膜中に引き込まれた金属元素が上記銅層の表面に拡散するので、上記銅層の周囲にチタン、モリブデン、クロム、タンタルのうちから選択され

た金属の被膜を形成することができる。このように基体上に形成した金属膜の元素を銅膜形成時に銅膜中に引き込み、さらにアニール処理することにより上記金属膜の元素を銅層の表面に拡散させることにより保護層やバリヤー層として作用する被膜を形成すると、銅層上にスパッタ法等により上記被膜を積層する場合と比べて、配線の厚みを薄くでき、しかもこの配線の被膜は、厚みが薄くても上述のように水分やレジスト剥離液に対する耐酸化性やエッチング剤などに対する耐酸性を十分向上できる。

#### 【0017】

本発明の薄膜トランジスタの製造方法によれば、上記金属膜が形成された基体上に2周波励起スパッタ法により銅膜を成膜する成膜工程と、該銅膜のパターニング工程と、上記基体のアニール工程により、本発明の配線を基体上に容易に形成できるので製造工程が複雑になることがない。

さらに、本発明の薄膜トランジスタ基板の製造方法は、低温工程で基体上に本発明の配線を形成できるので、600°C以上の加熱に耐えられないガラス基板などを基体として用いる場合にも適用できる。

本発明に関する薄膜トランジスタの製造方法においては、上記被膜に酸素を含有させてもよい。

上記アニール時の雰囲気に酸素を含まないで行うと酸素原子の含有割合が0原子%の被膜が得られ、また、上記アニール時の雰囲気の酸素分圧を順次増やすことにより、被膜中の酸素原子の含有割合を順次増加できる。

#### 【0018】

本発明に係わる液晶表示装置は、上記課題を解決するために、対向配置された一対の基板の間に液晶が挟持され、前記一対の基板の一方が上記の本発明の薄膜トランジスタ基板であることを特徴とする。

本発明の液晶表示装置によれば、低抵抗配線として銅配線を用いた本発明の薄膜トランジスタ基板が備えられているので、配線抵抗に起因する信号電圧降下や配線遅延が生じにくく、配線が長くなる大面積の表示や配線が細くなる高詳細な表示に最適な表示装置等を容易に実現できるという利点がある。また、下地からの配線の剥離がなく、断線不良や腐食の発生がなく、しかも配線と隣接膜との間

での元素の相互拡散を防止できる本発明の薄膜トランジスタ基板が備えられていいるので、特性の良好な液晶表示装置を提供できる。

## 【0019】

## 【発明の実施の形態】

以下に本発明の各実施形態を詳細に説明するが、本発明はこれらの実施形態に限定されるものではない。

図1は本発明の液晶表示装置の実施形態例の要部を示すもので、この実施形態の液晶表示装置30は、本発明の薄膜トランジスタ基板の実施形態の薄膜トランジスタ基板31と、この薄膜トランジスタ基板31に平行に隔離して設けられた透明の対向基板32と、上記薄膜トランジスタ基板31と対向基板32との間に封入された液晶層33を具備して構成されている。

上記薄膜トランジスタ基板31には、図17に示した従来の構造と同様に縦列の多数のソース配線と横列の多数のゲート配線が、対向基板32の上面側から平面視した場合にマトリクス状になるように配列形成され、ソース配線とゲート配線とで囲まれた多数の領域のそれぞれが画素部とされ、各画素部に対応する領域にそれぞれITO(インジウムスズ酸化物)等の透明導電材料からなる画素電極35が形成されるとともに、各画素電極35の近傍に薄膜トランジスタが設けられている。

## 【0020】

図1はソース配線とゲート配線とで囲まれた1つの画素部に対応する領域に設けられた薄膜トランジスタの部分とその周囲部分を拡大して示すもので、薄膜トランジスタ基板31には画素部が多数整列形成されて液晶表示装置30としての表示画面が構成されている。

この形態の薄膜トランジスタ基板31にあっては、各画素部において少なくとも表面が絶縁性である基板(基体)36上にゲート電極40が設けられ、このゲート電極40と基板36を覆ってゲート絶縁膜41が設けられ、ゲート電極40上のゲート絶縁膜41上にゲート電極(配線)40よりも小さな半導体能動膜42が積層され、この半導体能動膜42の両端部上にn<sup>+</sup>層などからなるオーミックコンタクト膜43、44が、半導体能動膜42の端部と位置を合わせ、半導体

能動膜42の中央部側に間隙をあけて相互に隔離して積層されている。ここで基板36としては、ガラス基板や、表面にSiN<sub>x</sub>膜36aが形成された基板を用いることもできる。

#### 【0021】

ここでゲート電極40は、銅層40aの周囲に被膜40bを有してなるものである。被膜40bは、チタン原子数に対する酸素原子数の比が1対0乃至1対2である組成の被膜、モリブデン原子数に対する酸素原子数の比が1対0乃至1対3である組成の被膜、クロム原子数に対する酸素原子数の比が1対0乃至1対1.5である組成の被膜、タンタル原子数に対する酸素原子数の比が1対0乃至1対2.5である組成の被膜のうちのいずれかの被膜である。

#### 【0022】

次に、図1の左側（図1に示す画素電極35から離れた側）のオームイックコンタクト膜43の上面と左側面とその下の半導体能動膜42の左側面とそれらに連続するゲート絶縁膜41の上面の一部分を覆って、即ち、半導体能動膜42とオームイックコンタクト膜43の重なり部分（重畠部分）を覆ってソース電極46が形成されている。ここでソース電極46は、銅層46aの周囲に被膜46bを有してなるものである。被膜46bは、上記ゲート電極40の被膜40bと同様の被膜からなるものである。

#### 【0023】

また、図1の右側（図1に示す画素電極35に近い側）のオームイックコンタクト膜44の上面と右側面とその下の半導体能動膜42の右側面とそれらに連続するゲート絶縁膜41の上面の一部分を覆って、即ち、半導体能動膜42とオームイックコンタクト膜43の重畠部分を覆ってドレイン電極48が形成されている。ここでドレイン電極48は、銅層48aの周囲に被膜48bを有してなるものである。被膜48bは、上記ゲート電極40の被膜40bと同様の被膜からなるものである。

また、これらの各膜の上にはこれらを覆ってパッシベーション膜49が設けられ、ドレイン電極48の右側端部上のパッシベーション膜49上には画素電極35が形成されていて、この画素電極35はパッシベーション膜49に形成された

コンタクトホール（導通孔）50に設けた接続導体部51を介してドレイン電極48に接続されている。

#### 【0024】

一方、薄膜トランジスタ基板31に対して設けられている対向基板32の液晶側には、対向基板32側から順にカラーフィルタ52と共通電極膜53とが積層されている。上記カラーフィルタ52は、表示に寄与しない薄膜トランジスタ部分やゲート配線部分およびソース配線部分を覆い隠すためのブラックマトリクス54と、画素電極35を設けた画素領域で表示に寄与する部分を通過する光を透過させ、更に、カラー表示をするためのカラー画素部55を主体として構成されている。これらのカラー画素部55は、液晶表示装置がカラー表示の構造の場合に必要とされ、画素部毎に設けられているが、隣接する画素部において色違いとなるように、例えば、R（赤）、G（緑）、B（青）の3元色のものが色の偏りがないように規則的にあるいはランダムに配置される。

なお、図1に示す断面構造では薄膜トランジスタ基板31の液晶側と対向基板32の液晶側に設けられる配向膜は省略してあるとともに、薄膜トランジスタ基板31の外側と対向基板32の外側に設けられる偏光板を省略してある。

#### 【0025】

図1に示す液晶表示装置30に備えられた薄膜トランジスタ基板31にあっては、後工程で他の層をエッチングする際に使用される酸化力のある酸系エッチング剤がゲート電極40やソース電極46やドレイン電極48にまでしみ込んで来ても銅層40a, 46a, 48aの周囲にそれぞれ保護層として作用する上記被膜40b, 46b, 48bが形成されているので、各電極がエッチング剤により損傷を受けにくく、各電極が下地から剥離するのを防止できるうえ断線不良の発生を防止でき、また、用いるエッチング剤の自由度が大きい。

また、フォトリソグラフィー工程で使用されるレジスト剥離液がゲート電極40やソース電極46やドレイン電極48にまでしみ込んで来ても銅層40a, 46a, 48aの周囲にそれぞれ上記被膜40b, 46b, 48bが形成されているので、レジスト剥離液により各電極の表面の腐食を防止できる。

また、ゲート電極40やソース電極46やドレイン電極48は、銅層40a,

46a, 48aの外周面にそれぞれ上記被膜40b, 46b, 48bが形成されているので、エッティング前に水分の存在により各電極の表面に酸化層が形成されることはなくなり、酸化力のないエッティング剤により損傷を受けにくく、断線不良の発生を防止できる。

## 【0026】

また、ゲート電極40やソース電極46やドレイン電極48は、銅層40a, 46a, 48aの外周面にそれぞれバリヤー層として作用する上記被膜40b, 46b, 48bが形成されているので、基体36からSiが拡散してきても上記被膜40bによりゲート電極40への原子の拡散が阻害され、ゲート電極40の抵抗の上昇を防止でき、また、銅層40aからCu原子がゲート絶縁膜41に拡散しようとしても被膜40bにより上記Cu原子のゲート絶縁膜41への拡散が阻害され、銅層40aからのCu原子の拡散に起因する絶縁耐圧不良を防止でき、銅層46a, 48aからCu原子が半導体能動膜42に拡散しようとしても被膜46b, 48bにより上記Cu原子の拡散が阻害され、銅層46a, 48aからのCu原子の拡散に起因する半導体能動膜42の特性の劣化を防止できる。

また、電極46は、ITOからなる画素電極と直接接触させても、配線材料としてアルミニウムを用いる場合のようにITO中の酸素が電極46を酸化することなく、ITOとのコンタクト抵抗が低い。

## 【0027】

従って、実施形態の薄膜トランジスタ基板31によれば、低抵抗の銅を配線材料として用いる特性を損なうことなく、水分や酸素に対する耐酸化性を向上でき、しかもエッティング剤やレジスト剥離液などに対する耐性を向上できるので、下地膜との密着性を向上でき、断線不良や腐食を防止でき、また、用いるエッティング剤の自由度が大きいので、銅配線形成後の工程が制約されにくく、さらに、隣接膜との間での元素の相互拡散を防止できるので、絶縁耐圧が良好で半導体能動膜の特性が良好な薄膜トランジスタ基板を提供できる。

## 【0028】

実施形態の液晶表示装置30によれば、上述のような薄膜トランジスタ基板31が備えられているので、配線抵抗に起因する信号電圧降下や配線遅延が生じに

くく、配線が長くなる大面積の表示や配線が細くなる高詳細な表示に最適な表示装置を容易に実現できるという利点がある。また、下地からの配線の剥離がなく、断線不良や腐食の発生がなく、しかも配線と隣接膜との間での元素の相互拡散を防止できる薄膜トランジスタ基板31が備えられているので、特性の良好な液晶表示装置を提供できる。

### 【0029】

次に、本発明の薄膜トランジスタ基板の製造方法を図1に示す構造の薄膜トランジスタ基板を製造する方法に適用した実施形態例について説明する。

図2は、実施形態の薄膜トランジスタ基板の製造方法に好適に用いられる薄膜の製造装置の成膜室を示す概略構成図であり、図3は、薄膜の製造装置の全体構成を示す平面図であり、図4は、図3に示す薄膜の製造装置の一部を拡大した側面図である。

図2は、減圧状態に保持可能な成膜室を示し、この成膜室60は、図3に示すように搬送室61の側部にゲートバルブ62を介して接続されている。

上記搬送室61の周囲には成膜室60の他に、ロータ室63とアンロータ室66とストッカーチャンバ65がそれぞれ搬送室61を囲むように接続され、搬送室61とその周囲の各室との間にはそれぞれゲートバルブ66、67、68が設けられている。以上の説明のように、成膜室60と搬送室61とロータ室63とアンロータ室66とストッカーチャンバ65により薄膜の製造装置A'が構成されている。

### 【0030】

上記成膜室60は、図2に示すように、その上部に第1の電極70が設けられ、第1の電極70の底面にターゲット71が着脱自在に装着されているとともに、成膜室60の底部には第2の電極72が設けられ、第2の電極72の上面に少なくとも表面が絶縁性である基板36が着脱自在に装着されている。

上記ターゲット71をなす材料としては、ゲート電極40、ソース電極46、ドレイン電極48を形成する場合、銅が用いられ、a-Si:n+層を形成する場合、n型a-Si:n+生成用のPドープSiが用いられる。上記基板36としては、薄膜トランジスタ基板を製造する場合にはガラス基板を好適に用いるこ

とができる。なお、上記ターゲット71の装着には静電チャックなどの通常知られたターゲット装着機構を用いることができる。

上記第1の電極70は、導電性材料からなる母体70aとこの母体70aの表面に形成された酸化膜、窒化膜あるいはフッ化膜などからなる保護層70bとから構成されている。

#### 【0031】

そして、上記第1の電極70には第1の交流電源75が接続されるとともに、第1の電極70と第1の交流電源75との間には整合回路75aが組み込まれていて、この整合回路75aは高周波電力の反射波をゼロにする作用を奏する。また、第1の電極70には、インピーダンス調整用のローパスフィルタなどのバンドパスフィルタ77を介して直流電源78が接続されている。このバンドパスフィルタ77は、直流電源78に高周波が乗らないように回路のインピーダンスを無限大に調整するものである。

更に、上記第2の電極72にも第2の交流電源80が接続されるとともに、第2の電極72と第2の交流電源80との間には上記整合回路75aと同様の作用を奏する整合回路80aが組み込まれている。

なお、上記成膜室60には、真空引き用およびガス排気用の排気ユニット60a、成膜室60内への反応ガス供給機構60b等を含んでいるが図2では説明の簡略化のためにこれらを簡略化して記載した。

#### 【0032】

次に、上記搬送室61には、リンク式の搬送機構（マジックハンド）69が設けられ、この搬送機構69は搬送室61の中心部に立設された支軸74を支点として回動自在に設けられ、ストッカーチャンバ65に配置されているカセット79からターゲット71を取り出して必要に応じて成膜室60に搬送し、成膜室60の第1の電極70にターゲット71を装着できるようになっている。

なお、上記カセット79にはダミーターゲット71aも収納されていて、必要に応じてダミーターゲット71aも成膜室60に搬送できるようになっている。

#### 【0033】

図2乃至図4に示す薄膜の製造装置は、1つの成膜室60で1つ以上の薄膜（

例えば、ゲート電極40を形成するための金属膜と銅膜と、ゲート絶縁膜41と、半導体能動膜42と、オーミックコンタクト膜43、44と、ソース電極46を形成するための金属膜と銅膜と、ドレイン電極48を形成するための金属膜と銅膜、パッシベーション膜49）を連続成膜することができる装置である。

即ち、成膜室60において、CVD成膜（ゲート絶縁膜・半導体能動膜・ゲート電極の銅膜を覆う被膜・ソース電極の銅膜を覆う被膜・ドレイン電極の銅膜を覆う被膜・パッシベーション膜49の成膜）とスパッタ成膜（オーミックコンタクト膜・ゲート電極を形成するための金属膜と銅膜・ソース電極を形成するための金属膜と銅膜・ドレイン電極を形成するための金属膜と銅膜の成膜）を電源を切り替えることにより行なうことができる。

まず、成膜室60と搬送室61とストッカーチャンバ65を減圧したならば、ゲートバルブ62と68を開放して搬送機構69によりガラス基板36を第2の電極72に装着する。この状態からゲートバルブ62を閉じたならば、以下の工程に準じて基板36上にゲート電極40などの薄膜を順次形成する。

#### 【0034】

##### （1）ゲート電極用金属膜の成膜工程

成膜室60をArガス雰囲気とし、第1の電極70にチタン、モリブデン、クロム、タンタルのうちから選択されたいずれかの金属からなるターゲット71を装着し、第2の電極72にはガラス基板36を装着したままで、第1の交流電源75から第1の電極70に周波数13.6MHz程度の高周波を供給し、更に直流電源78から負荷する負荷電位を-200Vにしてスパッタリングを行ない、図5のAに示すように基板36上に膜厚500オングストローム程度の金属膜40eを形成する。

##### （2）ゲート電極用銅膜の2周波励起スパッタ成膜工程

成膜室60を非酸化雰囲気としてArガス雰囲気とし、第1の電極70に銅からなるターゲット71を装着し、第2の電極にはガラス基板36を装着したままで、直流電源78を作動させて直流電力をターゲット71に印加するとともに第2の交流電源80を作動させて交流電力をガラス基板36に印加する2周波励起スパッタ法により、銅膜のスパッタ成膜を行い、図5のBに示すように基板36

に形成された金属膜40e上に膜厚1500オングストローム程度の銅膜40cを形成する。この工程では、基板36に印加する交流電力は、0.5乃至10kw/cm<sup>2</sup>程度である。このようにすると、上記金属膜40e中の元素が銅膜40c中に引き込まれる。

#### 【0035】

##### (3) ゲート電極用金属膜及び銅膜のパターニング工程

銅膜40cの表面にレジストを塗布してパターン露光し、エッチングにより銅膜40cと金属膜40eの不要部分を除去した後にレジストを剥離するパターニングを施して、図5のCに示すような所望の線幅の銅層（銅配線）40aと金属膜40eの積層膜を形成する。

##### (4) 基板（基体）の第一アニール工程

銅層40aと金属膜40eの積層膜が形成された基板36をArガス雰囲気でアニール処理し、上記銅層40a中に引き込まれた金属膜40eの金属元素を上記銅層40aの表面に拡散し、図5のDに示すような上記銅層40aの周囲にチタン、モリブデン、クロム、タンタルのうちから選択された金属の被膜40bが形成されたゲート電極40を得る。ここで形成された被膜40bの厚みは、50オングストローム乃至200オングストローム程度である。

#### 【0036】

ここでアーニール処理条件は、400℃程度で2時間程度である。

また、アーニール時の雰囲気に酸素を含まないで行うと酸素原子の含有割合が0原子%の被膜40bが得られ、また、上記アーニール時の雰囲気の酸素分圧を順次増やすことにより、被膜40b中の酸素原子の含有割合を順次増加できる。

従って、基板36上にチタンからなる金属膜40eを形成した場合はチタン原子数に対する酸素原子数の比が1対0乃至1対2である組成の被膜40bが形成され、モリブデンからなる金属膜40eを形成した場合はモリブデン原子数に対する酸素原子数の比が1対0乃至1対3である組成の被膜40bが形成され、クロムからなる金属膜40eを形成した場合はクロム原子数に対する酸素原子数の比が1対0乃至1対1.5である組成の被膜40bが形成され、タンタルからなる金属膜40eを形成した場合はタンタル原子数に対する酸素原子数の比が1対

0乃至1対2.5である組成の被膜40bが形成される。

### 【0037】

#### (5) ゲート絶縁膜(窒化ケイ素膜)41のCVD成膜工程

成膜室60をSiH<sub>4</sub>+NH<sub>3</sub>+N<sub>2</sub>混合ガス雰囲気とし、第1の電極70にダミーターゲット71aを装着し、第1の交流電源75から第1の電極70に周波数200MHzの高周波を供給し、負荷電位をフローティングしてプラズマを発生させて窒化ケイ素膜を基板36上に堆積させるCVD成膜を行ない、図6のAに示すようなゲート絶縁膜41を形成する。このCVD成膜の場合は、第1の電極70に装着されたダミーターゲット71aをスパッタしないように供給する周波数を大きく設定し、第1の電極70にかかるイオンエネルギーを小さくするとともに、第2の電極72に高周波電力を供給し、基板36にかかるイオンエネルギーを制御する。

#### (6) 半導体能動膜(a-Si層)42のCVD成膜工程

成膜室60をSiH<sub>4</sub>+H<sub>2</sub>混合ガス雰囲気とし、第1の電極70にダミーターゲット71aを装着したままで第1の交流電源75から第1の電極70に周波数200MHz程度の高周波を供給し、更に、第2の交流電源80から第2の電極72に高周波電力を供給し、ガラス基板36にかかるイオンエネルギーを制御してa-Si層の成膜を行い、半導体能動膜42を形成する。

### 【0038】

#### (7) オーミックコンタクト膜(a-Si:n+層)43aのスパッタ成膜工程

成膜室60をArガス雰囲気とし、第1の電極70にa-Si:n+層生成用のPドープSiからなるターゲット71を装着し、第1の交流電源75から第1の電極70に周波数13.6MHz程度の高周波を供給し、更に直流電源78から負荷する負荷電位を-200Vにしてスパッタリングを行ない、半導体能動膜42上にオーミックコンタクト膜43aを形成する。

#### (8) 半導体能動膜とオーミックコンタクト膜のパターニング工程

オーミックコンタクト膜43aの表面にレジストを塗布してパターン露光し、エッティングにより不要部分を除去した後にレジストを剥離するパターニングを施して、図6のAに示すようにゲート電極40よりも小さいアイランド状の半導体

能動膜42とオームックコンタクト膜43aを得る。半導体能動膜42と、オームックコンタクト膜43aの形成位置は、ゲート電極40上のゲート絶縁膜41においてゲート電極40と対向する位置である。

## 【0039】

## (9) ソース電極及びドレイン電極用金属膜の成膜工程

図6のAに示すようにオームックコンタクト膜43aの上面と両側面とその下の半導体能動膜42の両側面とそれらに連続するゲート絶縁膜41の上面の一部分を覆うように、膜厚500オングストローム程度の金属膜40eを上述のゲート電極用金属膜の成膜工程と同様にして形成する。

## (10) ソース電極及びドレイン電極用銅膜の2周波励起スパッタ成膜工程

図6のAに示すように金属膜46e上に膜厚1500オングストローム程度の銅膜46cを上述のゲート電極用銅膜の2周波励起スパッタ成膜工程と同様にして形成する。このようにすると、上記金属膜46e中の元素が銅膜46c中に引き込まれる。

## 【0040】

## (11) ソース電極及びドレイン電極用金属膜及び銅膜と、半導体能動膜とオームックコンタクト膜のパターニング工程

半導体能動膜42の中央部分の上部をエッティングにより除去し、半導体能動膜42の中央部分上のオームックコンタクト膜43aと金属膜43aと銅膜46eを除去することで、図6のBに示すように半導体能動膜42の両端部分上に相互に離隔したオームックコンタクト膜43, 44と、ソース電極46形成用金属膜46e及び銅層46aと、ドレイン電極48形成用金属膜46eと銅層48aとを形成することができる。

## (12) 基板の第二アニール工程

ソース電極46形成用金属膜46e及び銅層46aと、ドレイン電極48形成用金属膜46eと銅層48aとが形成された基板36を先に行った基板の第一アニール工程と同様にしてアニール処理し、上記銅層46a, 48a中に引き込まれた金属膜46eの金属元素を上記銅層46a, 48aの表面に拡散し、図6のCに示すような銅層46a, 48aの周囲にチタン、モリブデン、クロム、タン

タルのうちから選択された金属の被膜46b, 48bが形成されたソース電極46とドレイン電極48が得られる。ここで形成される被膜46b, 48bは、ゲート電極40の被膜40bと同様に、上述の割合で酸素が含まれていてもよい。

#### 【0041】

##### (13) パッシベーション膜49のCVD成膜工程

半導体能動膜42とソース電極46とドレイン電極48を覆うように窒化ケイ素からなるパッシベーション膜49をゲート絶縁膜41のCVD成膜工程とほぼ同様にして成膜する。

##### (14) 画素電極形成工程

ついで、パッシベーション膜49を乾式法あるいは乾式法と湿式法の併用によりエッチングしてコンタクトホール50を形成した後、パッシベーション膜49上にITO層を形成し、パターニングすることにより画素電極35を形成し、図1に示すようにコンタクトホール50の底面および内壁面、パッシベーション膜49の上面にかけて接続導体部51を形成し、この接続導体部51を介してドレイン電極48と画素電極35を接続すると、図1と同様の薄膜トランジスタ基板31が得られる。

なお、基板36として表面にSiN<sub>x</sub>膜36aが形成されたものを用いる場合は、基板36上に金属膜40eを形成する前に、上述のゲート絶縁膜41のCVD成膜工程と同様の方法でSiN<sub>x</sub>膜を成膜しておく。

なお、ソース配線については図面に記載していないが、ゲート絶縁膜41上にソース電極46を形成する場合の成膜時とアニール時およびエッチング時に同時に形成すれば良い。

#### 【0042】

上述のような薄膜トランジスタ基板31の製造によれば、上記金属膜が形成された基体36上に2周波励起スパッタ法により銅膜を成膜する成膜工程と、該銅膜のパターニング工程と、上記基体のアニール工程により、水分や酸素に対する耐酸化性を向上でき、しかもエッチング剤やレジスト剥離液などに対する耐腐食性を向上でき、下地との密着性を向上でき、さらに隣接膜との間での元素の相互拡散を防止できるゲート電極40、ソース電極46、ドレイン電極48を基板3

6上に容易に形成できるので製造工程が複雑になることがない。

さらに、本発明の薄膜トランジスタ基板の製造方法は、低温工程で基板36上に上述のような特性を有するゲート電極40、ソース電極46、ドレイン電極48を形成できるので、600°C以上の加熱に耐えられないガラス基板などを基体として用いる場合にも適用できる。

なお、上述の実施形態の薄膜トランジスタ基板の製造方法においては、図2に示したようなプラズマ装置を構成する処理室内で電極の被膜用の金属膜を形成した場合について説明したが、上記金属膜は通常のスパッタ装置で形成してもよい

#### 【0043】

##### 【実施例】

###### (実施例1)

図2ないし図4に示した薄膜の製造装置を用い、成膜室60をArガス雰囲気とし、第1の電極70にチタンからなるターゲット71を装着し、第2の電極72に1辺が6インチの正方形のガラス基板を装着し、第1の交流電源75から第1の電極70に周波数13.6MHz程度の高周波を供給し、更に直流電源78から負荷する負荷電位を-200Vにしてスパッタリングを行ない、ガラス基板上に膜厚500オングストロームのチタン膜を形成した。

ついで、成膜室60をArガス雰囲気とし、第1の電極70に銅からなるターゲット71を装着し、第2の電極72にはガラス基板を装着したままで、直流電源78を作動させて直流電力をターゲット71に印加するとともに第2の交流電源80を作動させて交流電力をガラス基板に印加する2周波励起スパッタ法により、上記チタン膜上に膜厚1500オングストロームのCu膜を形成した。ここでガラス基板に印加する交流電力は、200Wであった。

#### 【0044】

ついで、このCu膜の表面にレジストを塗布してパターン露光し、エッチング剤によりCu膜とチタン膜の不要部分を除去した後に感光性レジストを剥離するパターニングを施して、チタン膜とCu層の積層膜を形成した。

ついで、上記の積層膜が形成された基板を窒素ガス雰囲気で400°C、2時

間アニール処理して、配線を作製した。この実施例1で得られた配線の構造をオージェ分析法により調べたところ、銅層の周囲にTiを含有する被膜が形成された構造のものであり、また、銅層上の被膜の厚みは100オングストロームであった。また、実施例1の配線の比抵抗を測定したところ、0.27Ω/□であり、アニール前後で変化なかった。

## 【0045】

## (実施例2)

ガラス基板に印加する交流電力を100Wにした以外は、上記実施例1と同様にして配線を作製した。この実施例2で得られた配線の構造をオージェ分析法により調べたところ、銅層の周囲にTiを含有する被膜が形成された構造のものであり、また、銅層上の被膜の厚みは80オングストロームであった。また、実施例2の配線層の比抵抗を測定したところ、0.23Ω/□であった。

## 【0046】

## (比較例1)

ガラス基板に印加する交流電力を0Wにした以外は、上記実施例1と同様にして配線を作製した。この比較例1で得られた配線の構造をオージェ分析法により調べたところ、銅層の周囲にTiを含有する被膜が形成された構造のものであり、また、銅層上の被膜の厚みは40オングストロームであった。また、比較例1の配線の比抵抗を測定したところ、0.23Ω/□であった。

上記実施例1、2及び比較例1からガラス基板に印加する交流電力を大きくするに従ってCu層上に形成される被膜の厚みが厚くなることがわかる。

## 【0047】

## (比較例2)

図2ないし図4に示した薄膜の製造装置を用い、成膜室60をArガス雰囲気とし、第1の電極70に銅からなるターゲット71を装着し、第2の電極72にはガラス基板を装着し、直流電源78を作動させて直流電力をターゲット71に印加するとともに第2の交流電源80を作動させて交流電力をガラス基板に印加する2周波励起スパッタ法により、膜厚1500オングストロームのCu膜を形成した。ここでガラス基板に印加する交流電力は、200Wであった。

ついで、このCu膜の表面にレジストを塗布してパターン露光し、エッチング剤によりCu膜の不要部分を除去した後に感光性レジストを剥離するパターンングを施して、Cu層を形成し、配線を作製した。この比較例2で得られた配線の比抵抗は、0.20Ω／□であった。

## 【0048】

## (比較例3)

ガラス基板に印加する交流電力を100Wにした以外は、上記比較例2と同様にして配線を作製した。この比較例3で得られた配線の比抵抗を測定したところ、0.18Ω／□であった。

## 【0049】

## (実験例1)

実施例1、2、比較例1乃至3で得られた配線の薬液耐性について調べた。ここでの薬液耐性は、各配線を過硫酸アンモニウムエッチング液に60秒間浸漬し、これらを剥離液から取り出し、 rinsing 洗浄、乾燥させたときのエッチング液浸漬前後の配線の表面の状態を原子力顕微鏡 (AFM) により観察することにより評価した。その結果を図7から図9に示す。図7は、過硫酸アンモニウムエッチング液浸漬後の実施例1の配線の表面の金属組織を示す写真である。図8は、過硫酸アンモニウムエッチング液浸漬後の実施例2の配線の表面の金属組織を示す写真である。図9は、過硫酸アンモニウムエッチング液浸漬後の比較例1の配線の表面の金属組織を示す写真である。

また、各配線のエッチングレートを測定したところ、アニール前の実施例1の配線は1320オングストローム／分、アニール後の実施例1の配線は約3分間の保持時間の後アニール前の配線と同様1320オングストローム／分、アニール前の実施例2の配線は1260オングストローム／分、アニール後の実施例2の配線は1分間以上の保持時間の後アニール前の配線と同様1260オングストローム／分、アニール前の比較例1の配線は1280オングストローム／分、アニール後の比較例1の配線は保持時間は1分未満で、その後はアニール前の配線と同様1280オングストローム／分、比較例2の配線は1270オングストローム／分、比較例3の配線は1280オングストローム／分であり、さらに実施

例1と同様のアニールをした後でもエッティングレートは変わらなかった。

### 【0050】

図7乃至図9に示した結果ならびにエッティングレートの測定結果から明らかなように基板に印加する交流電力が0Wの比較例1の配線や銅層のみ形成した比較例2, 3の配線は、エッティング液によるエッティングレートがエッティング開始直後から大きく、また、比較例1の配線は銅膜がほぼ全面に亘ってエッティングされており（表面保護率が7%）、エッティング液により大きなダメージを受けていることがわかる。これに対して実施例1, 2のものは、約1分間以上エッティングが進行しない保持時間有し、基板に印加する交流電力が200Wの実施例1の配線の表面保護率は90%、基板に印加する交流電力が100Wの実施例2の配線の表面保護率は60%であり、エッティング液浸漬前後の配線の表面の状態があまり変化しておらず、比較例1のものに比べて薬液耐性が優れていることがわかる。なお、ここでの表面保護率とは、エッティング液浸漬前の配線の表面積（100%）に対するエッティング液浸漬後に残った表面部分の合計面積の割合である。

また、実施例1、2の配線においては、アニール前後の比抵抗はあまり変化がない。

### 【0051】

図10乃至図11に、実施例1の配線のアニール処理前後の配線構造をオージェ分析法より調べた結果を示す。図10は、実施例1の配線のアニール処理前のデプスプロファイルであり、図11は実施例1の配線のアニール処理後のデプスプロファイルである。

図10乃至図11に示した結果からアニール処理前は、ガラス基板とCu層の間のTiの含有量が多く、Cu層中にはTiがわずかに含まれており、また、Cu層表面には殆どTiが含まれていないことがわかる。ここでCu層中にTiが含まれているのは、Cuをスパッタ成膜する際に基板に交流電力を印加したためであると考えられる。また、アニール処理後は、ガラス基板とCu層の間のTiの含有量がアニール処理前に比べて少なくなり、また、Cu層表面側にTi及びOのピークが認められ、Cu層表面のTiおよびOがアニール処理前に比べて多くなっていることがわかる。これらのことから、アニール処理を施すことにより

、TiがCu層の表面に拡散したことがわかる。

## 【0052】

## (実施例3)

チタンからなるターゲット71に代えてクロムからなるターゲット71を用い、ガラス基板上にクロム膜を形成した以外は、上記実施例1と同様にして配線を作製した。また、実施例3の配線層の比抵抗を測定したところ、0.14Ω/□であった。

## (実施例4)

ガラス基板に印加する交流電力を100Wにした以外は、上記実施例3と同様にして配線を作製した。また、実施例4の配線層の比抵抗を測定したところ、0.14Ω/□であった。

## 【0053】

## (比較例4)

ガラス基板に印加する交流電力を0Wにした以外は、上記実施例3と同様にして配線を作製した。また、比較例1の配線の比抵抗を測定したところ、0.14Ω/□であった。

## 【0054】

## (実験例2)

実施例3、4、比較例4で得られた配線の薬液耐性について上記実験例1と同様にして調べた。その結果を図12乃至図14に示す。図12は、過硫酸アンモニウムエッティング液浸漬後の実施例3の配線の表面の金属組織を示す写真である。図13は、過硫酸アンモニウムエッティング液浸漬後の実施例4の配線の表面の金属組織を示す写真である。図14は、過硫酸アンモニウムエッティング液浸漬後の比較例4の配線の表面の金属組織を示す写真である。

また、各配線のエッティングレートを測定したところ、アニール前の実施例3の配線は1280オングストローム/分、アニール後の実施例3の配線は約2分間の保持時間の後アニール前の配線と同様1280オングストローム/分、アニール前の実施例4の配線は1310オングストローム/分、アニール後の実施例4の配線は1分間以上の保持時間の後アニール前と同様1310オングストローム

／分、アニール前の比較例4の配線は1270オングストローム／分、アニール後の比較例4の配線は保持時間は1分未満で、その後はアニール前の配線と同様1270オングストローム／分であった。

#### 【0055】

図12乃至図14に示した結果ならびにエッティングレートの測定結果から明らかなように基板に印加する交流電力が0Wの比較例4の配線や銅層のみ形成した比較例2、3の配線は、エッティング液によるエッティングレートがエッティング開始直後から大きく、また、比較例4の配線は銅膜がほぼ全面に亘ってエッティングされており（表面保護率が15%）、エッティング液により大きなダメージを受けていることがわかる。これに対して実施例3、4のものは、約1分間以上エッティングが進行しない保持時間を有し、基板に印加する交流電力が200Wの実施例3の配線の表面保護率は70%、基板に印加する交流電力が100Wの実施例4の配線の表面保護率は50%であり、エッティング液浸漬前後の配線の表面の状態があまり変化しておらず、比較例4のものに比べて薬液耐性が優れていることがわかる。

また、実施例3、4の配線においては、アニール前後の比抵抗はあまり変化がない。

#### 【0056】

図15乃至図16に、実施例3の配線のアニール処理前後の配線構造をオージェ分析法より調べた結果を示す。図15は、実施例3の配線のアニール処理前のデプスプロファイルであり、図16は実施例1の配線のアニール処理後のデプスプロファイルである。

図15乃至図16に示した結果からアニール処理前は、ガラス基板とCu層との間のCrの含有量が多く、Cu層中にはCrがわずかに含まれており、また、Cu層表面には殆どTiが含まれていないことがわかる。ここでCu層中にTiが含まれているのは、Cuをスパッタ成膜する際に基板に交流電力を印加したためであると考えられる。

また、アニール処理後は、ガラス基板とCu層との間のCrの含有量がアニール処理前に比べて少なくなり、また、Cu層表面側にCr及びOのピークが認めら

れ、Cu層表面のCrおよびOがアニール処理前に比べて多くなっていることがわかる。これらのことから、アニール処理を施すことにより、CrがCu層の表面に拡散したことがわかる。

## 【0057】

## (実験例3)

チタンからなるターゲット71に代えてモリブデンからなるターゲット71を用い、また、ガラス基板に印加する交流電力を0~200Wの範囲で変更し、ガラス基板上にモリブデン膜を形成した以外は、上記実施例1と同様にして配線を作製したときの、Cu層上に形成される被膜とガラス基板に印加する交流電力との関係を調べた。その結果、ガラス基板に印加する交流電力が200Wのときに得られる被膜は、70オングストローム、100Wのときに得られる被膜は60オングストローム、0Wのときに得られる被膜は20オングストロームであった。このことからガラス基板に印加する交流電力を大きくするに従ってCu層上に形成されるモリブデンを含む被膜の厚みが厚くなることがわかる。

## 【0058】

## 【発明の効果】

以上説明したように本発明によれば、低抵抗の銅を配線材料として用いる場合に、水分や酸素に対する耐酸化性を向上でき、しかもエッチング剤やレジスト剥離液などに対する耐腐食性を向上でき、下地との密着性を向上でき、さらに隣接膜との間での元素の相互拡散を防止できる配線とこれを用いた薄膜トランジスタ基板およびその製造方法と、そのような薄膜トランジスタ基板を備えた液晶表示装置を提供できる。

## 【図面の簡単な説明】

【図1】 本発明に係わる実施形態の液晶表示装置と薄膜トランジスタ基板の断面を示す図である。

【図2】 本発明に係わる実施形態の薄膜トランジスタ基板の製造方法に好適に用いられる薄膜の製造装置の成膜室を示す構成図である。

【図3】 本発明に係わる実施形態の薄膜トランジスタ基板の製造方法に好適に用いられる薄膜の製造装置の全体構成を示す平面図である。

【図4】 図3に示す薄膜の製造装置の一部を拡大した側面図である。

【図5】 本発明に係わる実施形態の薄膜トランジスタ基板の製造方法を工程順に示す図である。

【図6】 本発明に係わる実施形態の薄膜トランジスタ基板の製造方法を工程順に示す図である。

【図7】 エッティング液浸漬後の実施例1の配線の表面の金属組織を示す写真である。

【図8】 エッティング液浸漬後の実施例2の配線の表面の金属組織を示す写真である。

【図9】 エッティング液浸漬後の比較例1の配線の表面の金属組織を示す写真である。

【図10】 実施例1の配線のアニール処理前の配線構造をオージェ分析法により調べた結果を示す図である。

【図11】 実施例1の配線のアニール処理後の配線構造をオージェ分析法により調べた結果を示す図である。

【図12】 エッティング液浸漬後の実施例3の配線の表面の金属組織を示す写真である。

【図13】 エッティング液浸漬後の実施例4の配線の表面の金属組織を示す写真である。

【図14】 エッティング液浸漬後の比較例4の配線の表面の金属組織を示す写真である。

【図15】 実施例3の配線のアニール処理前の配線構造をオージェ分析法により調べた結果を示す図である。

【図16】 実施例3の配線のアニール処理後の配線構造をオージェ分析法により調べた結果を示す図である。

【図17】 従来の液晶表示装置に備えられた薄膜トランジスタ基板の一例の画素部を示す平面略図である。

【図18】 図17の薄膜トランジスタ基板を示す断面図である。

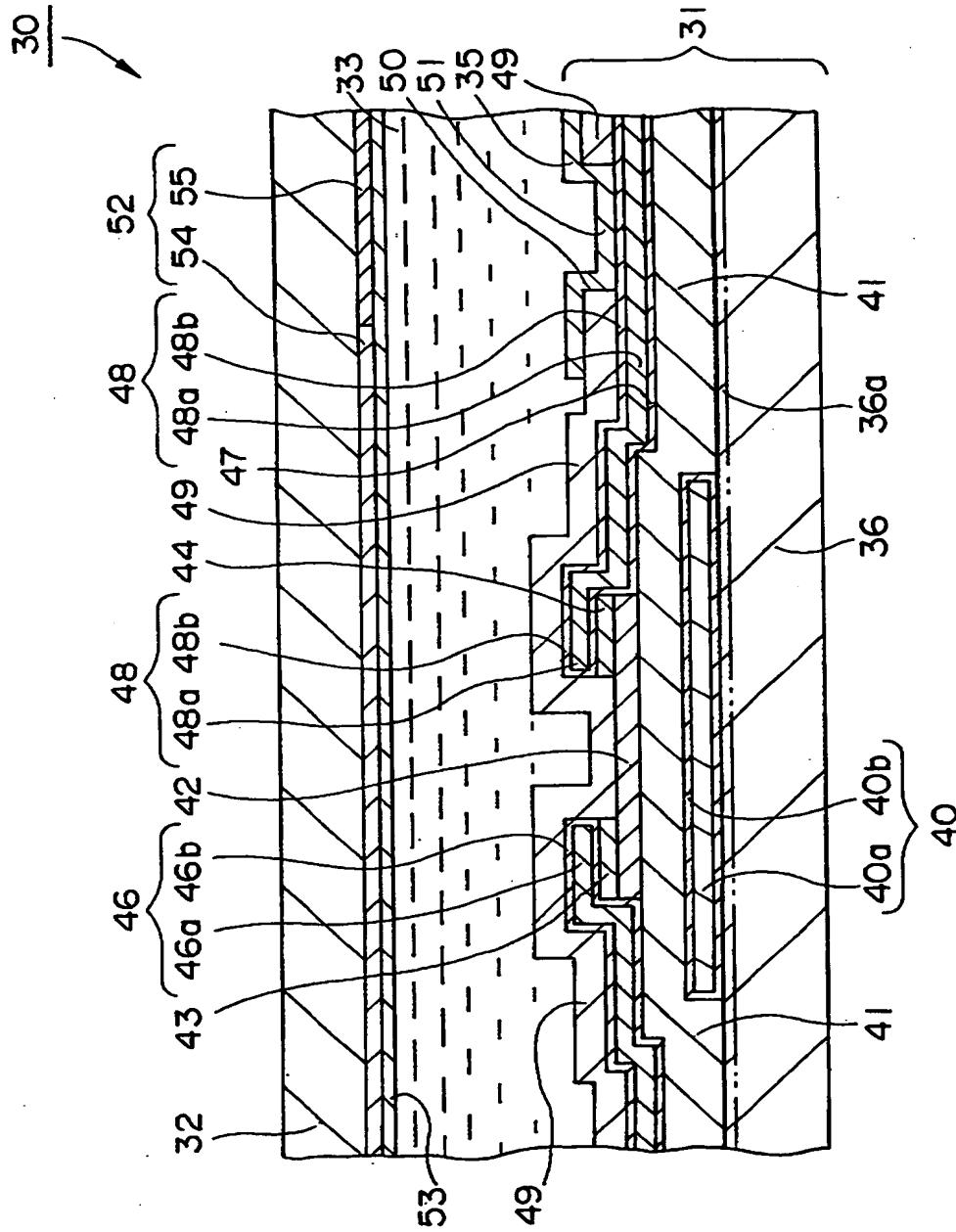
【符号の説明】

30…液晶表示装置、31…薄膜トランジスタ基板、36…基板、36a… $\text{SiN}_x$ 膜、40…ゲート電極、40a, 46a, 48a…銅層、40b, 46b, 48b…被膜、40c, 46c…銅膜、40e, 46e…被膜、46…ソース電極、48…ドレイン電極、A'…薄膜の製造装置、60…成膜室、70…第1の電極、72…第2の電極、71…ターゲット、75…第1の交流電源、78…直流電源、80…第2の交流電源。

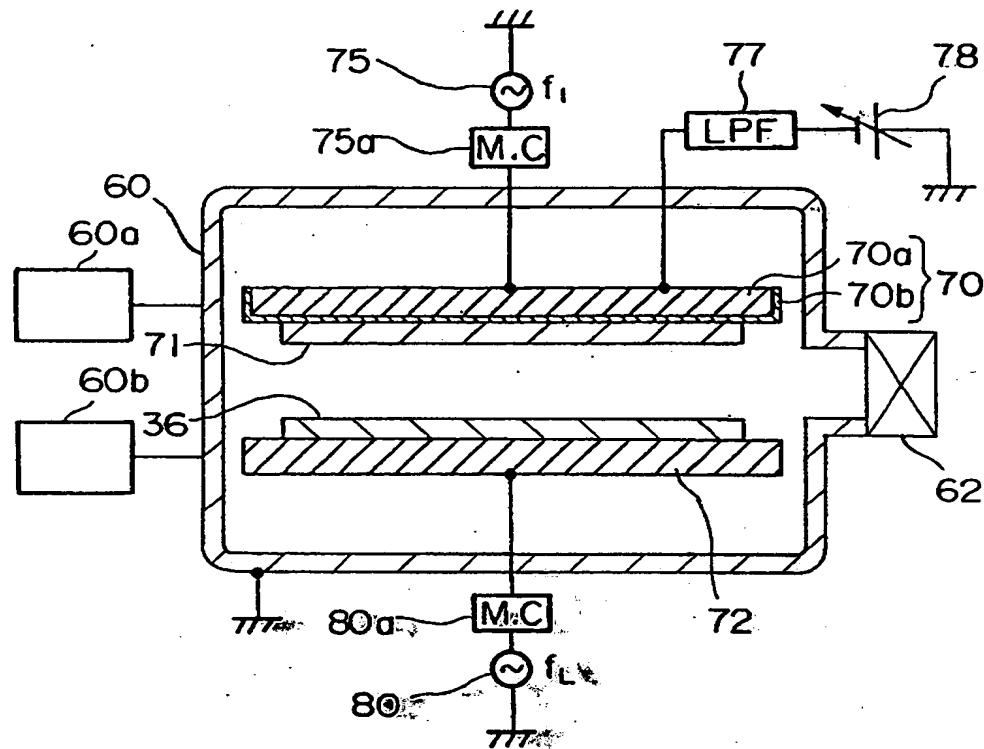
【書類名】

図面

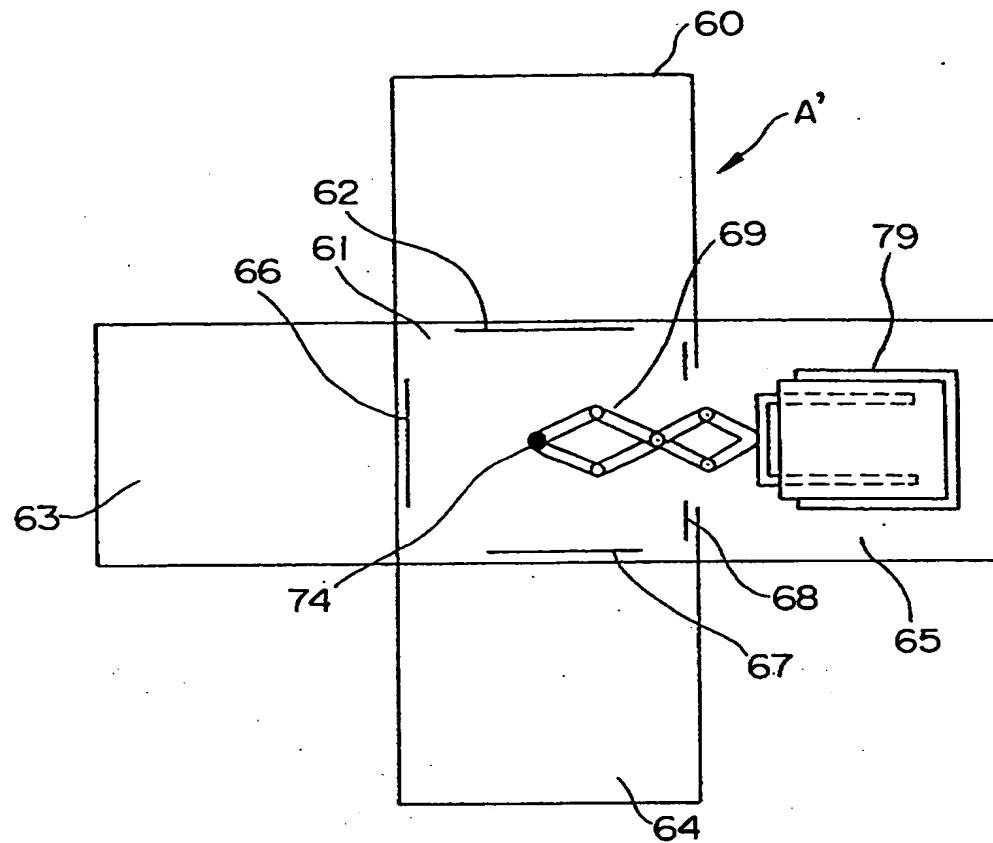
【図1】



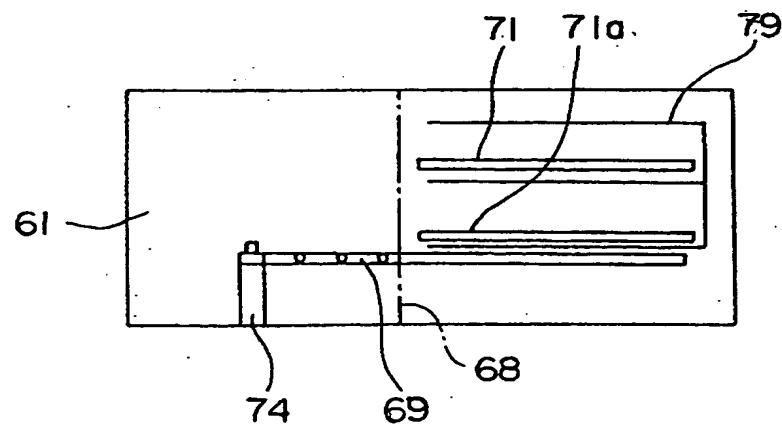
【図2】



【図3】

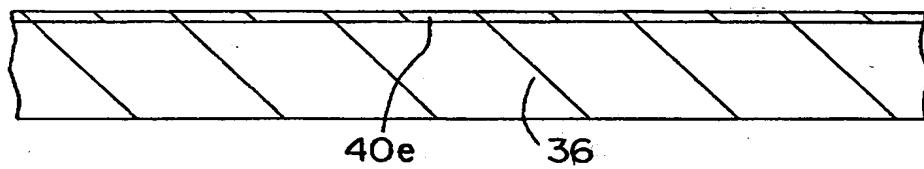


【図4】

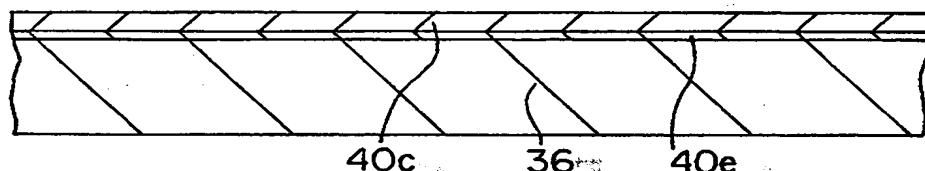


【図5】

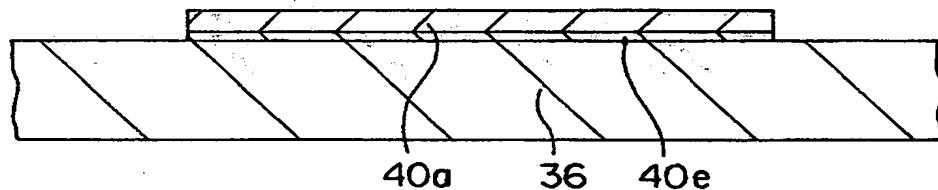
A



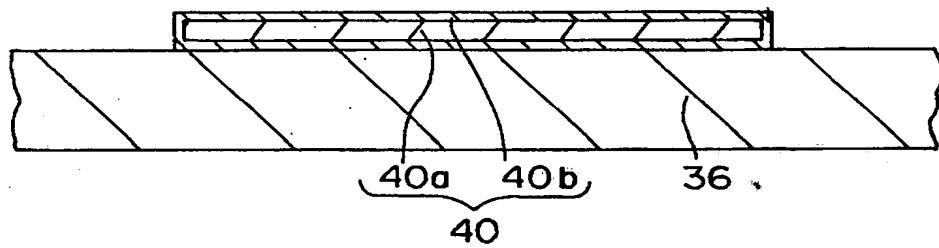
B



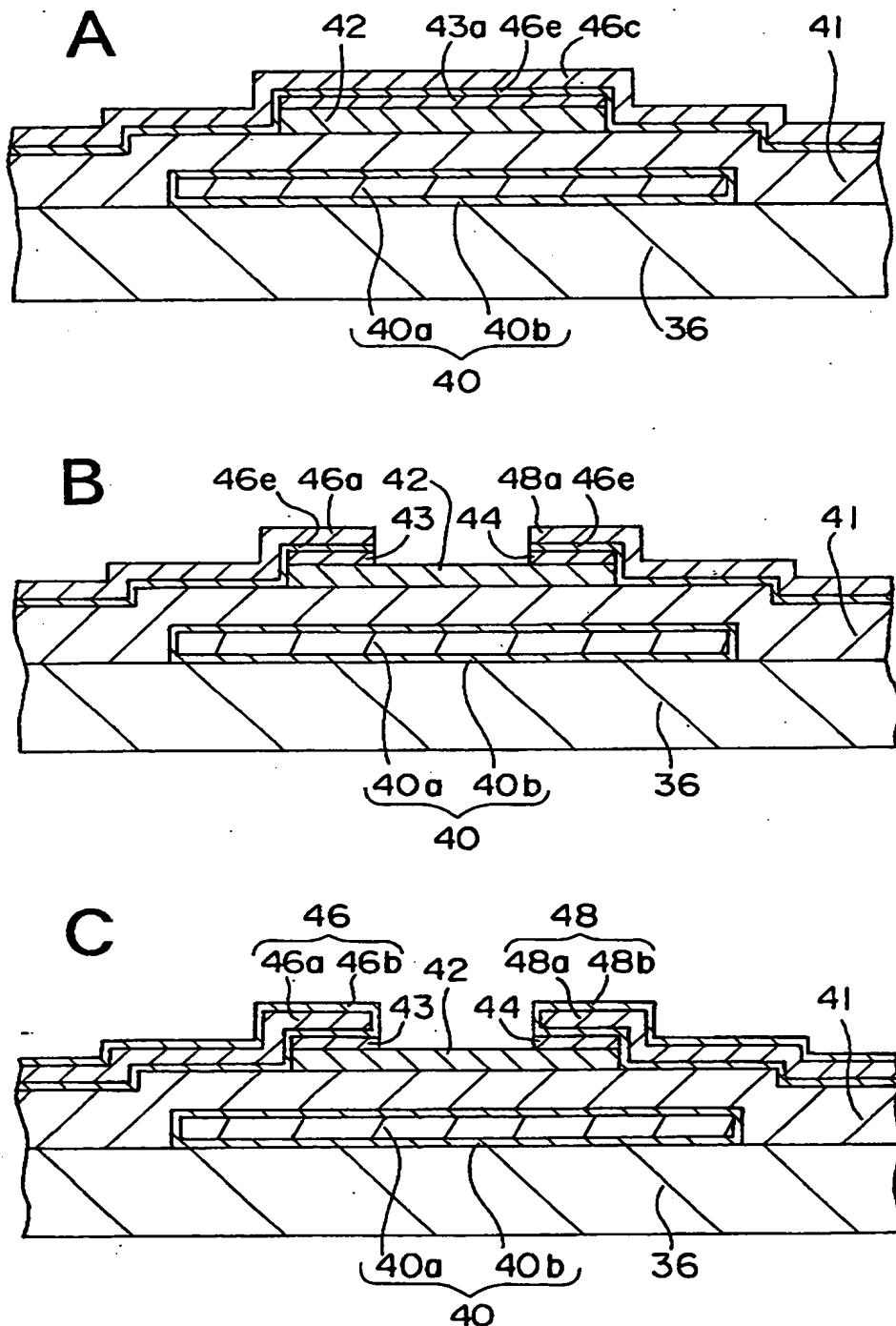
C



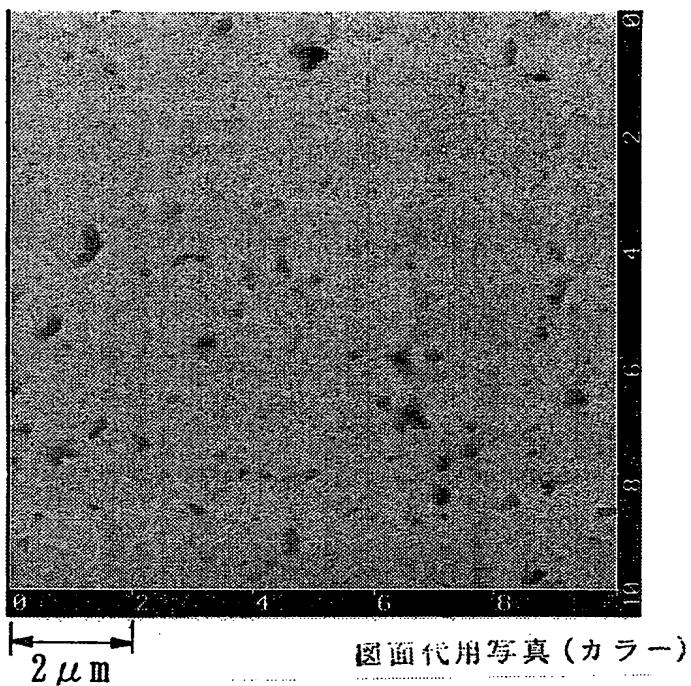
D



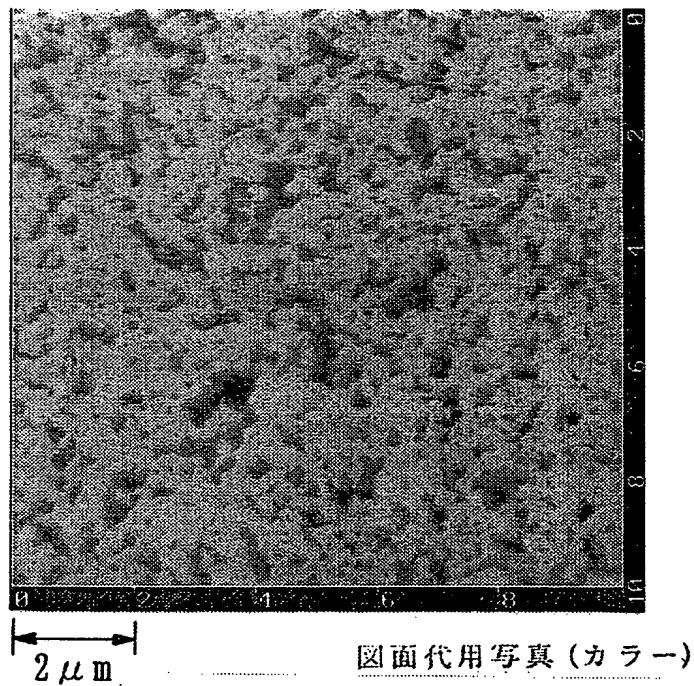
【図6】



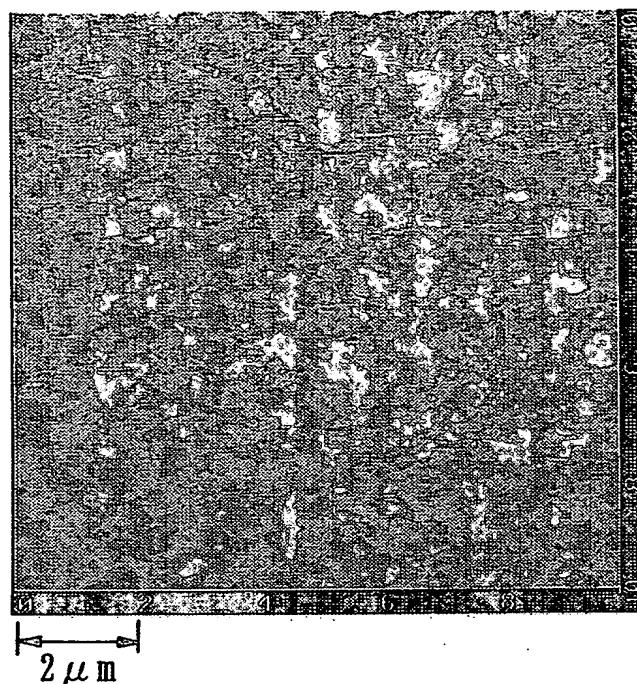
【図7】



【図8】

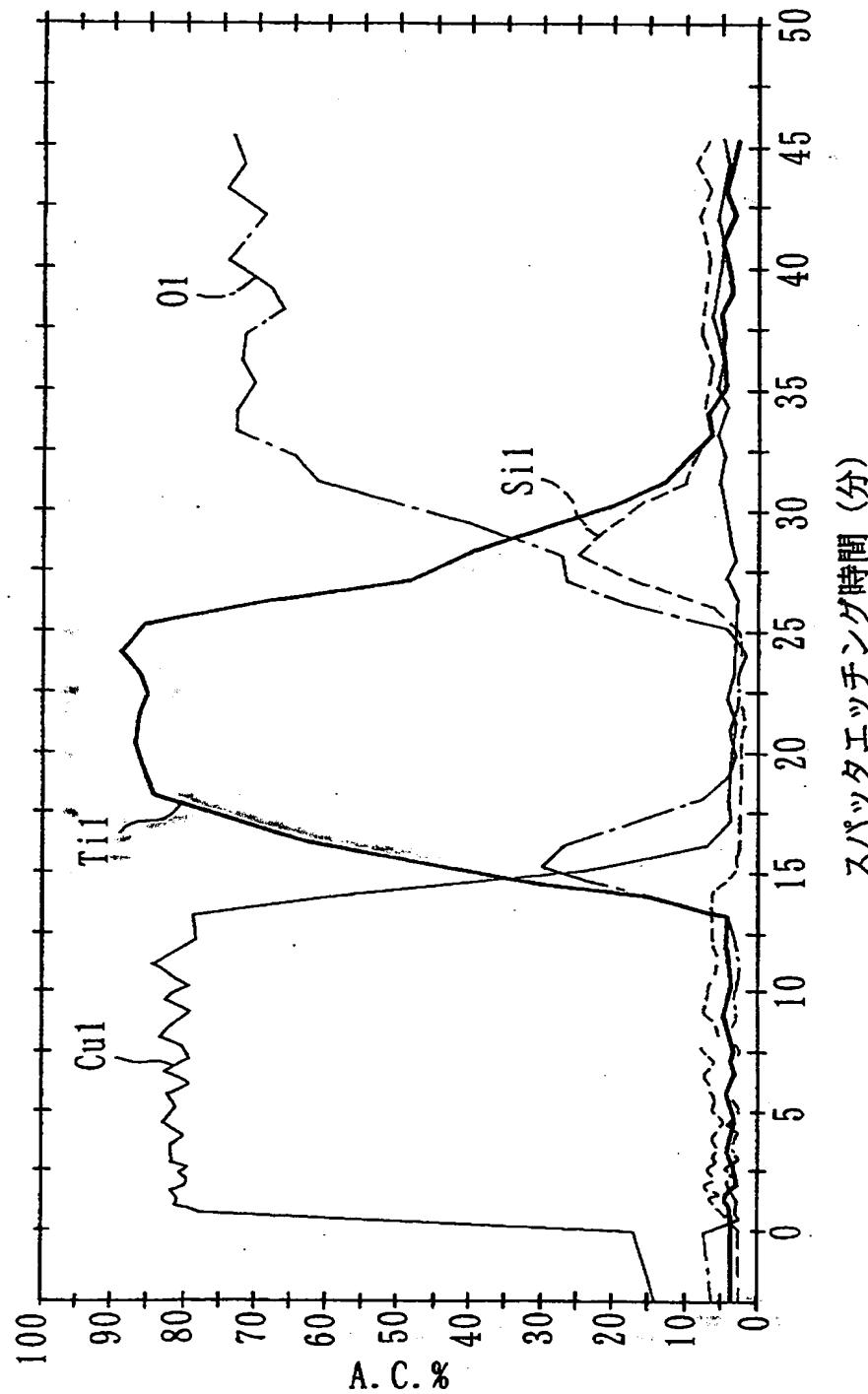


【図9】

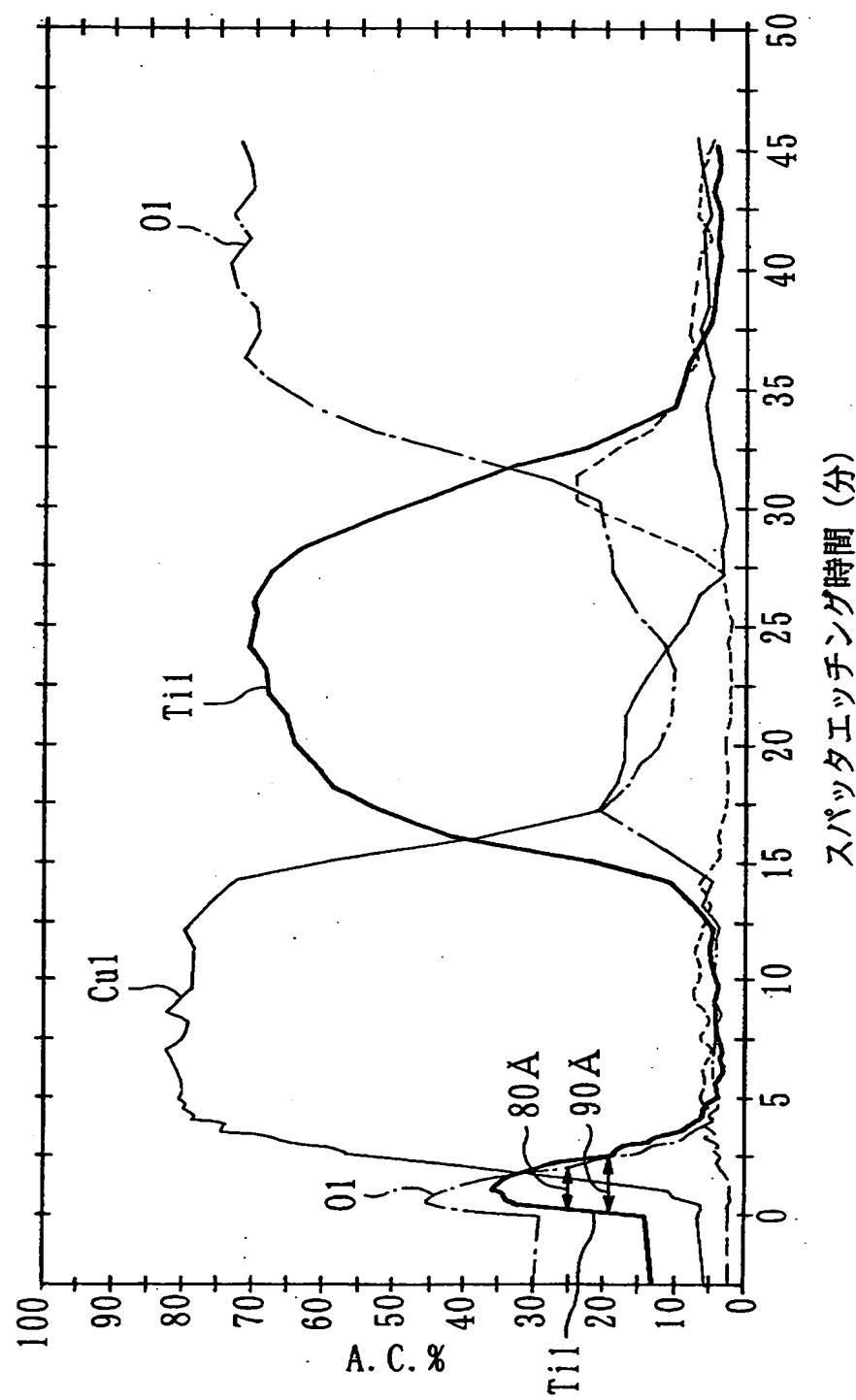


図面代用写真(カラー)

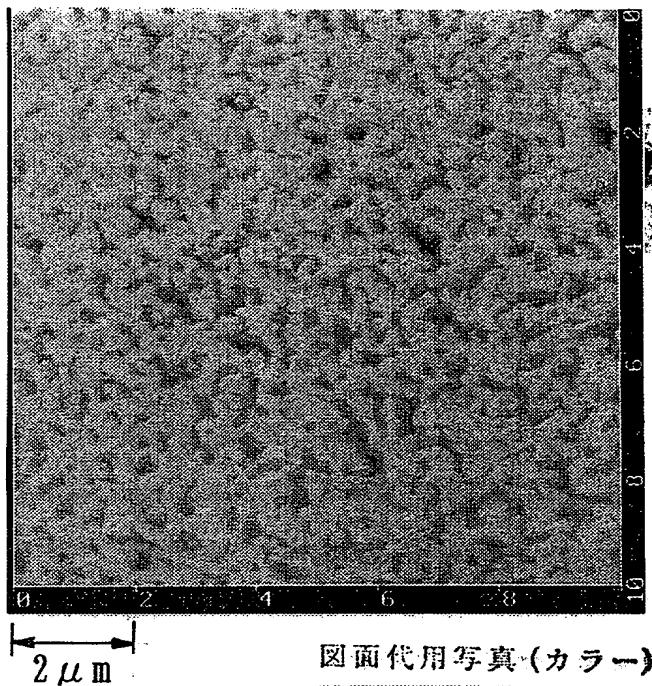
【図10】



〔図11〕

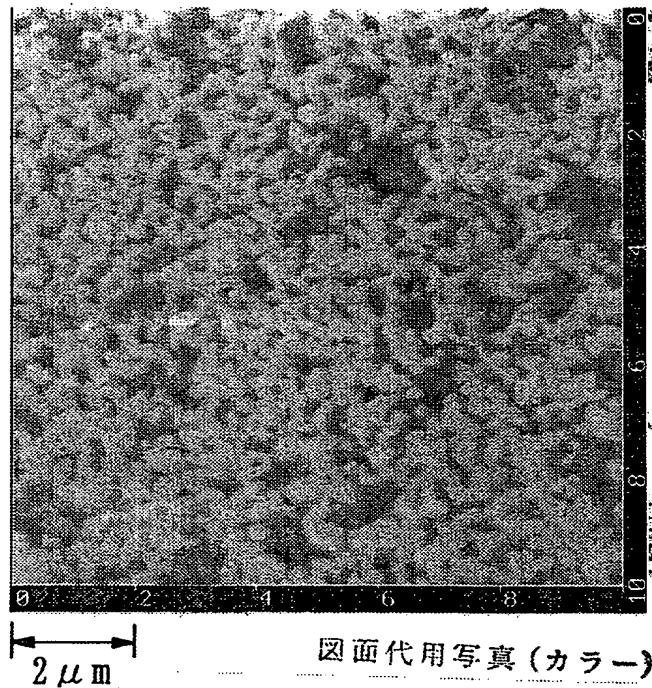


【図12】



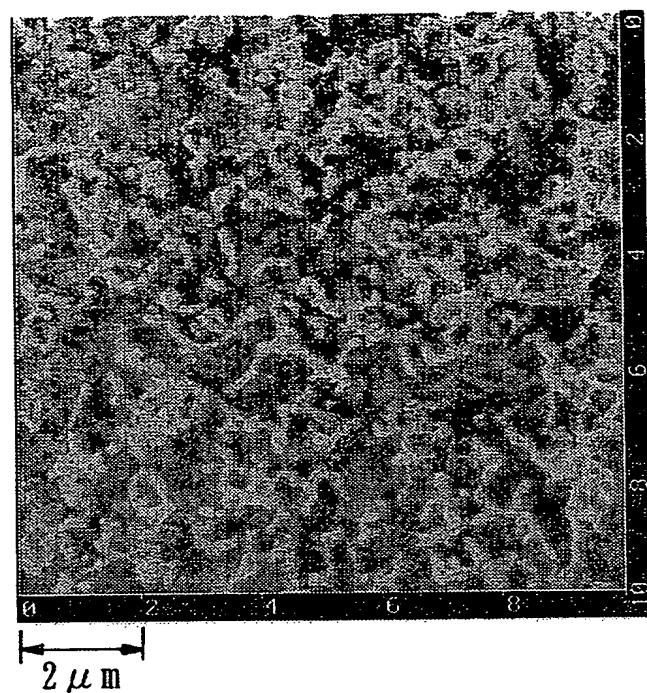
図面代用写真(カラー)

【図13】



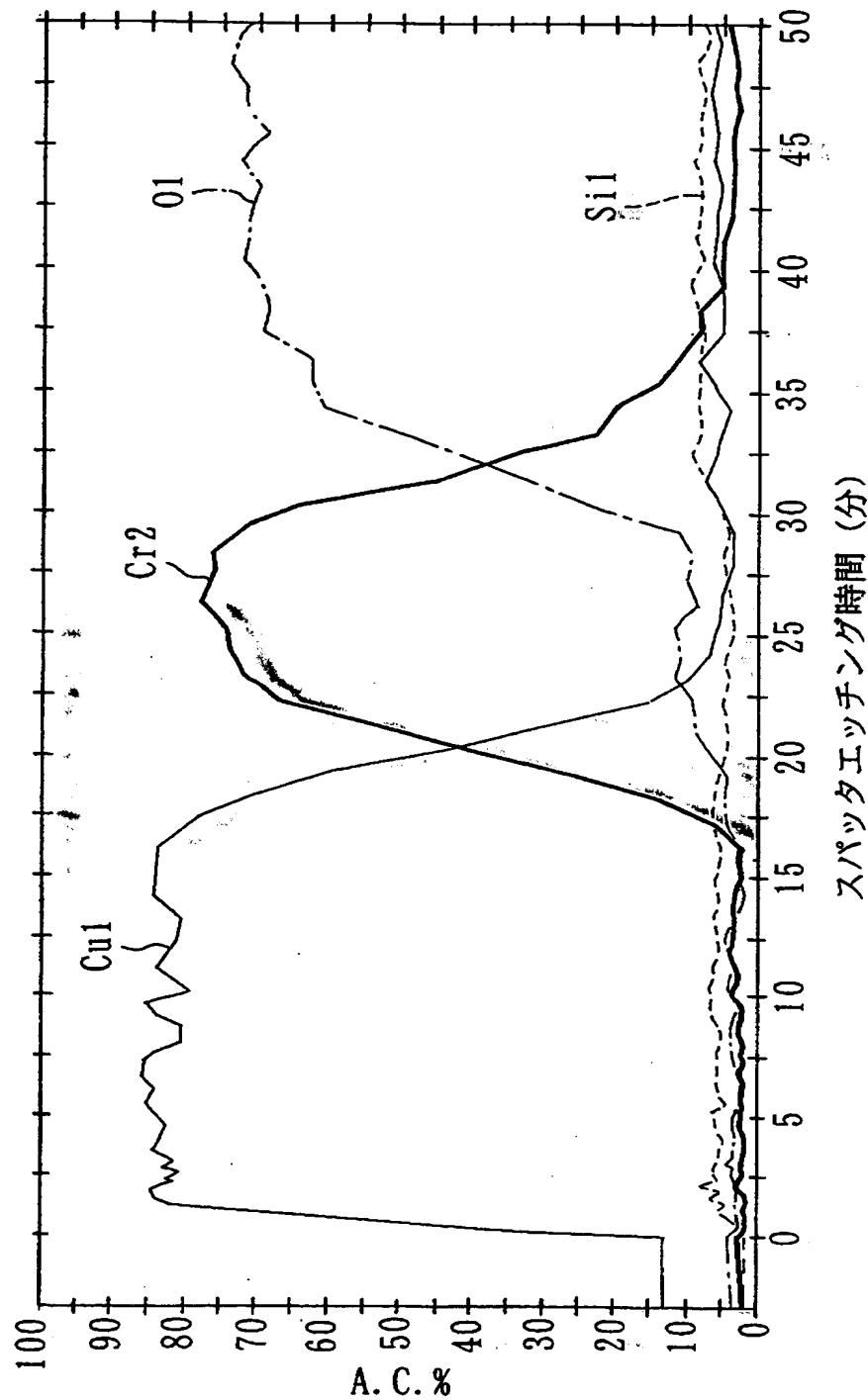
図面代用写真(カラー)

【図14】

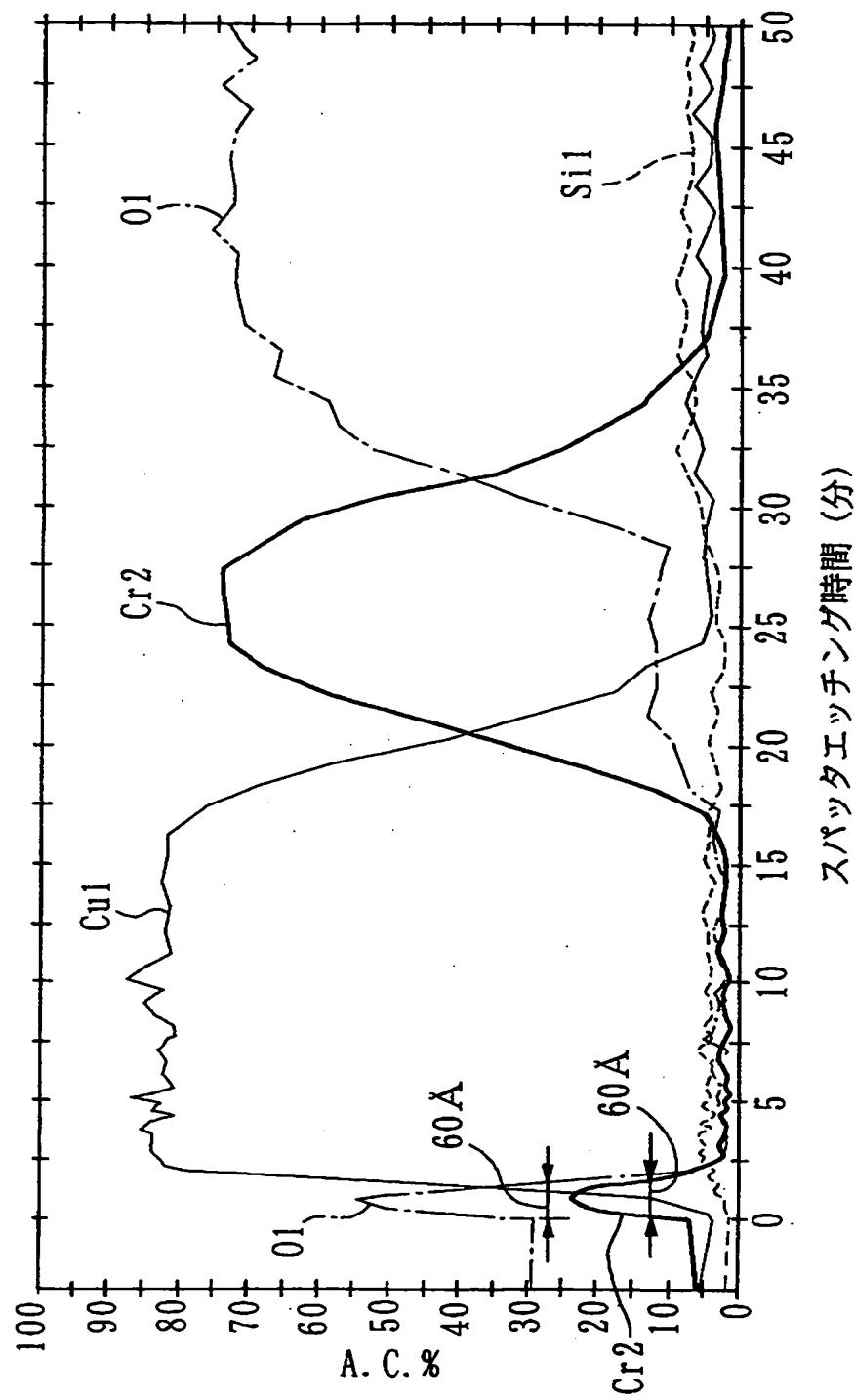


図面代用写真(カラー)

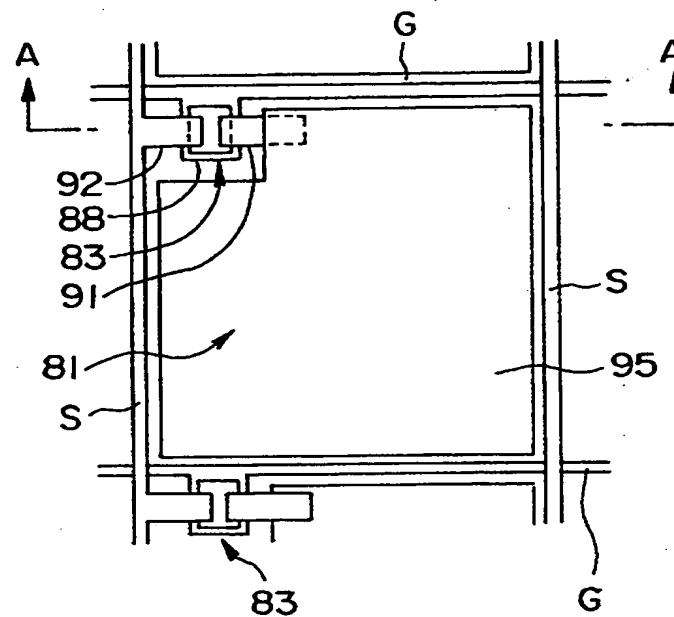
【図15】



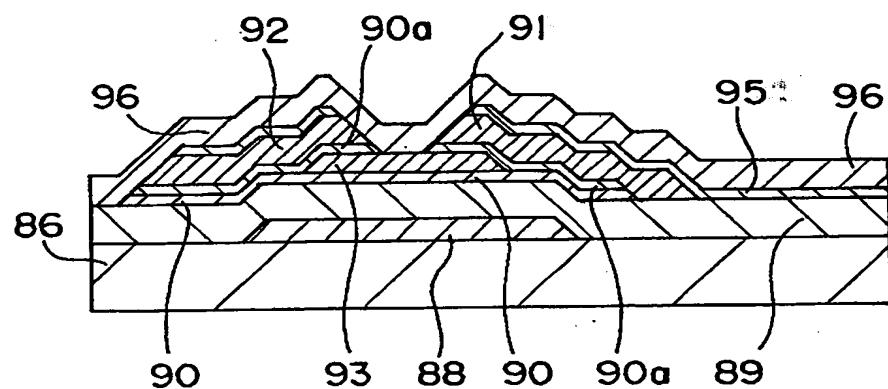
【図16】



【図17】



【図18】



【書類名】 要約書

【要約】

【課題】 低抵抗の銅を配線材料として用いる場合に、水分やレジスト剥離液に対する耐酸化性を向上でき、しかもエッチング剤などに対する耐酸性を向上でき、下地との密着性を向上でき、さらに隣接膜との間での元素の相互拡散を防止できる配線とこれを用いた薄膜トランジスタ基板およびその製造方法と、そのような薄膜トランジスタ基板を備えた液晶表示装置の提供。

【解決手段】 銅層40aの周囲に、チタン原子数に対する酸素原子数の比が1対0乃至1対2である組成の被膜40bを有することを特徴とするゲート電極（配線）40と、該ゲート電極（配線）40を有することを特徴とする薄膜トランジスタ基板31と、対向配置された一対の基板の間に液晶が挟持され、上記一対の基板の一方が薄膜トランジスタ基板31であることを特徴とする液晶表示装置

【選択図】 図1

## 認定・付加情報

特許出願の番号	平成10年 特許願 第375320号
受付番号	49840600029
書類名	特許願
担当官	木島 直 7398
作成日	平成11年 3月16日

## &lt;認定情報・付加情報&gt;

## 【特許出願人】

【識別番号】 395003523

【住所又は居所】 宮城県仙台市泉区明通三丁目31番地

【氏名又は名称】 株式会社フロンティック

## 【代理人】

【識別番号】 100064908

【住所又は居所】 東京都新宿区高田馬場3丁目23番3号 ORビル 志賀国際特許事務所

【氏名又は名称】 志賀 正武

## 【選任した代理人】

【識別番号】 100108578

【住所又は居所】 東京都新宿区高田馬場3丁目23番3号 ORビル 志賀国際特許事務所

【氏名又は名称】 高橋 詔男

## 【選任した代理人】

【識別番号】 100089037

【住所又は居所】 東京都新宿区高田馬場3丁目23番3号 ORビル 志賀国際特許事務所

渡邊 隆

## 【選任した代理人】

【識別番号】 100101465

【住所又は居所】 東京都新宿区高田馬場3丁目23番3号 ORビル 志賀国際特許事務所

青山 正和

## 【選任した代理人】

【識別番号】 100094400

【住所又は居所】 東京都新宿区高田馬場3丁目23番3号 ORビル 志賀国際特許事務所

次頁有

## 認定・付加情報（続々）

【氏名又は名称】 鈴木 三義  
 【選任した代理人】  
 【識別番号】 100106493  
 【住所又は居所】 東京都新宿区高田馬場3丁目23番3号 ORビル 志賀国際特許事務所  
 【氏名又は名称】 松富 豊  
 【選任した代理人】  
 【識別番号】 100107836  
 【住所又は居所】 東京都新宿区高田馬場3丁目23番3号 ORビル 志賀国際特許事務所  
 【氏名又は名称】 西 和哉  
 【選任した代理人】  
 【識別番号】 100108394  
 【住所又は居所】 東京都台東区台東3丁目40番10号 村上ビル  
 5階 高橋来山特許事務所  
 【氏名又は名称】 今村 健一  
 【選任した代理人】  
 【識別番号】 100108453  
 【住所又は居所】 東京都新宿区高田馬場3丁目23番3号 ORビル 志賀国際特許事務所  
 【氏名又は名称】 村山 靖彦

次頁無

出願人履歴情報

識別番号 [395003523]

1. 変更年月日 1995年 2月16日

[変更理由] 新規登録

住 所 宮城県仙台市泉区明通三丁目31番地  
氏 名 株式会社フロンティック